

BEST AVAILABLE COPY
PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-060828
(43)Date of publication of application : 06.03.2001

(51)Int.Cl. H03B 5/32

(21)Application number : 2000-182036 (71)Applicant : TOYO COMMUN EQUIP CO LTD
(22)Date of filing : 16.06.2000 (72)Inventor : OSHIMA TAKESHI
SHIBATA TSUNENORI

(30)Priority

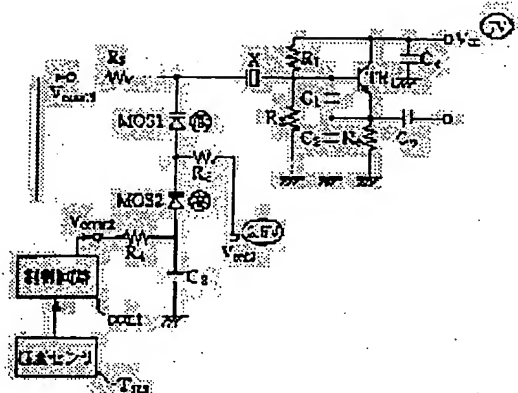
Priority number : 11171659 Priority date : 17.06.1999 Priority country : JP

(54) TEMPERATURE COMPENSATION OSCILLATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To attain cost reduction and miniaturization by means of simplifying a circuit by respectively applying specified control voltages to a low temperature part compensating MOS capacitive element and a high temperature part compensating MOS capacitive element.

SOLUTION: The temp. compensating control voltages V_{cont1} and V_{cont2} are supplied to the low temperature part compensating MOS capacity element MOS1 and the high temperature part compensating MOS capacity element MOS2 from a temperature sensor TSEN and a control circuit cont via resistances R3 and R4. Reference potential V_{ref2} is applied on the connection point of MOS1 and 2 via the resistance R5. The control voltage is applied to MOS1 to reduce the capacitance value as temperature is lowered though the capacitance is slightly changed concerning voltage change in temperature being close to or higher than the normal temperature. The control voltage is applied to MOS2 to increase the capacitance value as temperature is heightened though the capacitance is slightly changed concerning voltage change in temperature being close to or lower than the normal temperature.



LEGAL STATUS

[Date of request for examination] 13.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-60828
(P2001-60828A)

(43) 公開日 平成13年3月6日 (2001.3.6)

(51) Int.Cl.

H03B 5/32

識別記号

F I

H03B 5/32

テ-マ-ト* (参考)

A

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願2000-182036 (P2000-182036)

(22) 出願日 平成12年6月16日 (2000.6.16)

(31) 優先権主張番号 特願平11-171659

(32) 優先日 平成11年6月17日 (1999.6.17)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003104

東洋通信機株式会社

神奈川県高座郡寒川町小谷2丁目1番1号

(72) 発明者 大島 剛

神奈川県高座郡寒川町小谷2丁目1番1号

東洋通信機株式会社内

(72) 発明者 柴田 恒則

神奈川県高座郡寒川町小谷2丁目1番1号

東洋通信機株式会社内

(74) 代理人 100085660

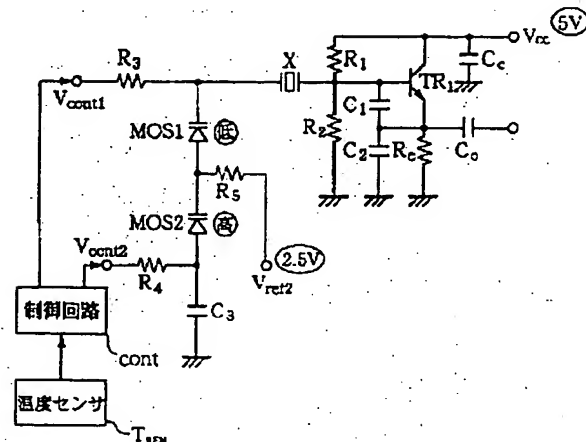
弁理士 鈴木 均

(54) 【発明の名称】 温度補償発振器

(57) 【要約】

【課題】 簡単な回路構成によって周波数の温度補償が可能で、I C化に適した温度補償発振器に関する。

【解決手段】 圧電素子と、増幅器と、周波数温度補償回路とを備えた発振器であって、前記周波数温度補償回路は、低温部補償用MOS容量素子と、高温部補償用MOS容量素子とを含み、前記低温部補償用MOS容量素子には常温近傍及びそれ以上の温度において電圧変化に対する容量変化が僅少であるが低温になるに従ってその容量値が減少するように変化し、また前記高温部補償用MOS容量素子には常温近傍及びそれ以下の温度においては電圧変化に対する容量変化が僅少であるが高温になるに従ってその容量値が増加するように、夫々制御電圧が印加されたことを特徴とする。



【特許請求の範囲】

【請求項1】 圧電素子と、増幅器と、周波数温度補償回路とを備えた発振器であって、前記周波数温度補償回路は、低温部補償用MOS容量素子と、高温部補償用MOS容量素子とを含み、

前記低温部補償用MOS容量素子には常温近傍及びそれ以上の温度において電圧変化に対する容量変化が僅少であるが低温になるに従ってその容量値が減少するように変化し、また前記高温部補償用MOS容量素子には常温近傍及びそれ以下の温度においては電圧変化に対する容量変化が僅少であるが高温になるに従ってその容量値が増加するように、夫々制御電圧が印加されたことを特徴とする温度補償発振器。

【請求項2】 増幅器と、圧電振動子と、該振動子に直列に共に同一極性向きに接続された第一と第二の二つのMOS容量素子と更にこれらに直列に接続した容量素子とを備え、前記第一のMOS容量素子と圧電振動子との接続点に第一の制御電圧信号を供給し、前記第二のMOS容量素子と容量素子との接続点に第二の制御電圧信号を供給し、前記二つのMOS容量素子の接続点に基準電圧信号を供給することによって、前記二つのMOS容量素子の夫々を常温を基準として低温領域及び高温領域夫々において独立に温度補償するようにしたことを特徴とする請求項1記載の温度補償発振器。

【請求項3】 前記MOS容量素子のうち低温補償用MOS容量素子には直列に固定容量素子を、また高温用MOS容量素子には並列に固定容量素子を接続したことを特徴とする請求項1または2記載の温度補償発振器。

【請求項4】 前記低温補償回路と高温補償回路が互いに並列に接続されたことを特徴とする請求項1記載の温度補償発振器。

【請求項5】 前記低温部補償用MOS容量素子には常温近傍以下の温度範囲では温度の低下と共に電圧が増加し且つ、常温部近傍以上の温度範囲では所要の定電圧であるような前記制御電圧を印加し、前記高温部補償用MOS容量素子には常温近傍以下の温度範囲では所要の定電圧であり且つ、常温部近傍以上の温度範囲では温度の上昇と共に電圧が増加するような前記制御電圧を印加することを特徴とする請求項1乃至請求項4記載の温度補償発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は水晶等の圧電素子を使用した発振器に関し、特に簡単な回路構成によって周波数の温度補償が可能で、IC化に適した温度補償発振器に関する。

【0002】

【従来の技術】 近年、圧電素子、例えば水晶振動子を使用した発振器では周波数安定度は勿論のこと、小型化、低価格化等の要求が厳しく、更には、通信方式のデジ

ル化が進むにつれて、従来問題とならなかった雑音比特性(C/N特性)の向上が望まれている。発振器の出力周波数は種々の要因で変化するが、比較的周波数の安定度が高い水晶発振器においても、周囲温度、電源電圧及び出力負荷等の条件変化による周波数変動があり、これ等に対応する手段は種々のものが講じられている。例えば温度変化に関しては水晶発振器に温度補償回路を付加し、この温度補償水晶発振器(以下、TCXOと称す)の発振ループの負荷容量を変化させて、水晶振動子固有の温度-周波数特性変動を相殺するように前記負荷容量を温度変化に対して制御するものがあり、大きく分けて3つの補償方法がある。第1は直接型補償と称される方法であって、図12に示すように補償回路を水晶振動子と直列に接続することにより構成したものである。一般的に、補償回路は温度センサ(サーミスタ等)とコンデンサとを並列に接続したものを基本構成とする高温部補償回路と低温部補償回路を直列に接続したものであり構成が単純で、小型化が容易であることから、携帯電話等の分野で広く用いられている。第2は間接型補償と称される方法であって、図13に示すように可変容量ダイオードを水晶振動子と直列に接続すると共に、補償回路を高周波阻止抵抗Rを介して可変容量ダイオードDの両端に接続したものである。この方法はサーミスタと抵抗とで構成される補償回路において発生する直流電圧を前記高周波阻止抵抗Rを介して上記可変容量ダイオードDに加え、その回路の周波数変化量が水晶振動子の温度特性と逆特性になるようにすることにより、水晶発振器の温度特性を補償するものである。第3はデジタル型補償と称されている方法であって、図示を省略するが、第二の補償方法で示した補償回路を温度センサ、半導体メモリ、A/Dコンバータ、D/Aコンバータ等を用いてデジタル的に処理する補償方式である。これらTCXOにより、携帯電話等の通信端末機用の基準周波数源に要求されている周波数安定度(例えば温度範囲-25~75℃で±2~2.5ppm)が実現されている。また一方、AFC(自動周波数制御)や変調機能を持たせるために、可変容量素子を発振ループ中に備えたものも多用されており、上述した間接型TCXOやデジタル型TCXOにおいては、この可変容量素子を温度補償に流用するものも知られている。

【0003】

【発明が解決しようとする課題】 しかしながら、上述した従来の温度補償発振器はいづれも少なからず欠点を有していた。即ち、サーミスタと容量素子との並列回路により温度補償を行う直接型TCXOでは、回路が簡単であるという特徴はあるが、サーミスタの抵抗値が発振ループに挿入されることになるので、発振器においては本来水晶振動子が有する高いQがそのまま維持されず、雑音抑圧の能力が低下することになる。また、温度によってサーミスタの抵抗値が変化することから、発振出力ン

ベルが大幅に変動する。従来このレベル変動を防止するために、発振増幅器のトランジスタのコレクタに若干値の抵抗素子を挿入するように変形したコレクタ接地回路とすることによって、発振振幅値を飽和させ、もって出力レベルの変動を抑圧していた。しかし、このような回路方式では、コレクタ抵抗の存在によって実際にトランジスタに供給される電源電圧が減少することから低電圧化に限界があり、また、これは消費電流の増加にも繋がるものであった。また、上記間接型では、回路構成が複雑であることから低価格化に限界があり、直接型の出現と共に、一部の分野にしか使用されなくなった。しかも、高感度の可変容量を必要とすることから、必然的に雑音混入が避けられず、現在の低雑音化の要求を到底満足し得るものではない。即ち、ATカット水晶振動子等の3次曲線の周波数変化を相殺するために、同様の曲線関数電圧信号を発生して、発振ループ中に挿入した高感度の可変容量ダイオード等に印加するように構成するが、この制御電圧信号に種々雑音が重畳すると、そのまま発振信号に混入し、C/Nの著しい低下に繋がる虞があった。近年、研究され実用化が進められているCDMA方式等のデジタル通信方式では、これらの雑音の存在は、データを正確に伝達する上で大きな障害となる。このようなC/N特性の劣化は、近年試みられているTCXOのデジタル回路化において著しい。例えば、全てをIC化するために可変容量素子に印加すべき制御電圧信号をデジタルデータとしてROM等に記憶しておき、温度変化に対応してROMデータを読み出すと共に、これに基づいて制御信号を生成する方式では、デジタル信号特有の雑音が混入する他、制御信号電圧の急激な変化による位相雑音発生等々、解決すべき問題が山積している。

【0004】なお、TCXOの一部をデジタル化した回路が実用化されているが、C/N特性に問題が残っていることには違いが無い。即ち、基本的には上述した間接型TCXOであり、可変容量素子に印加すべき制御電圧をアナログ的に導出するもので、3次関数的に変化する水晶振動子の周波数特性に対応するように3次関数の温度/電圧信号を生成するものである。このために複雑なロジック回路をIC化技術を駆使して実現している。しかしながら、基本的に高感度の可変容量ダイオードもしくはMOS容量素子を可変容量素子として使用することから、制御電圧信号に混入する雑音信号の排除が困難であり、上述したような諸問題点を包含していた。

【0005】

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明では、圧電素子と増幅器と周波数温度補償回路を備えた発振器であって、前記温度補償回路は、低温部補償用MOS容量素子と、高温部補償用MOS容量素子とを含み、前記低温部補償用MOS容量素子には常温近傍及びそれ以上の温度において電圧変化

に対する容量変化が僅少であるが低温になるに従ってその容量値が減少するように変化し、また前記高温部補償用MOS容量素子には常温近傍及びそれ以下の温度においては電圧変化に対する容量変化が僅少であるが高温になるに従ってその容量値が増加するように、夫々制御電圧が印加されたことを特徴とする。請求項2記載の発明では、前記請求項1において、増幅器と、圧電振動子と、該振動子に直列に共に同一極性向きに接続された第一と第二の二つのMOS容量素子と更にこれらに直列に接続した容量素子とを備え、前記第一のMOS容量素子と圧電振動子との接続点に第一の制御電圧信号を供給し、前記第二のMOS容量素子と容量素子との接続点に第二の制御電圧信号を供給し、前記二つのMOS容量素子の接続点に基準電圧信号を供給することによって、前記二つのMOS容量素子の夫々を常温を基準として低温領域及び高温領域夫々において独立に温度補償するようにしたことを特徴とする。請求項3記載の発明では、請求項1または2記載の発明において、前記MOS容量素子のうち低温補償用MOS容量素子には直列に固定容量素子を、また高温用MOS容量素子には並列に固定容量素子を接続したことを特徴とする。請求項4記載の発明では、請求項1、2、3記載の発明において、前記低温補償回路と高温補償回路が互いに並列に接続されたことを特徴とする。請求項5記載の発明では、請求項1乃至請求項4記載の発明において、前記低温部補償用MOS容量素子には常温近傍以下の温度範囲では温度の低下と共に電圧が増加し且つ、常温部近傍以上の温度範囲では所要の定電圧であるような前記制御電圧を印加し、前記高温部補償用MOS容量素子には常温近傍以下の温度範囲では所要の定電圧であり且つ、常温部近傍以上の温度範囲では温度の上昇と共に電圧が増加するような前記制御電圧を印加することを特徴とする。

【0006】

【発明の実施の形態】以下、図示した実施例に基づいて本発明を詳細に説明する。図1は本発明の一実施例を示す回路図である。この例に示すTCXOは、典型的なコルピッツ型水晶発振器に本発明を適用したものである。即ち、発振増幅用トランジスタ TR_1 のコレクタは電源に接続され、バイパスコンデンサ C_c を介して高周波的に接地され、ベースには抵抗 R_1 、 R_2 によって適宜バイアスされており、ベースとエミッタ間に第一のコンデンサ C_1 が接続されると共に、エミッタと接地間には抵抗 R_e と第二のコンデンサ C_2 とが並列接続され、発振出力は前記エミッタから直流阻止用コンデンサ C_o を介して取り出すように構成されている。更に、前記トランジスタ TR_1 のベースには水晶振動子 X と低温補償用の第一のMOS容量素子 MOS_1 と高温補償用の第二のMOS容量素子 MOS_2 が共に同一極性方向に直列に挿入され、更に直流阻止用容量 C_3 を介して接地されている。そして、前記二つのMOS容量素子には抵抗 R_3 と R_4 を

介して温度補償制御電圧 V_{cont1} と V_{cont2} とが温度センサ T_{SEN} と制御回路contから供給され、更に二つのMOS容量素子の接続点には抵抗 R_s を介して基準電位 V_{ref2} が印加されるように構成されている。発振回路部分の動作については既に周知であるから説明を省略し、本発明の特徴である温度補償回路について詳細に説明する。先ず、温度補償に使用するMOS容量素子の構造や機能動作については詳細な説明を省略するが、MOS容量素子のゲート電圧と容量値の関係の一例を図2に示す。この例に示すMOS容量素子では、そのゲートとアノード間に制御電圧を印加すると、ゲート電圧がアノード電圧より高い領域(+)では殆ど容量変化はなく、しかも20pF程度と小さな容量値であるが、僅かながら0V近傍において曲線の変化を呈する。一方、ゲート電圧が小さい(-)範囲においては負性電圧が大きくなるに従って、大きく容量値が変化し、最大では100pF以上となる。なお、この特性は一例であって、バイアスのかけかたを工夫することによって、更に大幅に容量値を変化させることができるから、本発明においてはこの例に限定されないことは言うまでもない。また、電極構造や制御電圧印加方法によっては、変化傾斜が逆方向のものや、変化曲線が横軸方向に平行移動したもの等々種々のものが知られている。

【0007】いま、図2に示すような容量変化を呈するMOS容量素子を使用して、図3に示すように、常温(基準温度:例えば25℃)近傍では周波数の偏移が小さく、常温以上の高温では周波数が曲線的に上昇し、常温以下の低温では逆に周波数が曲線的に低下するような温度周波数特性をもったATカット水晶発振器の温度補償を行うことを考える。このような周波数特性の発振器を温度補償するには、周知の如く、温度に伴う発振器の周波数変化を相殺するように発振回路の負荷容量を変化させればよい。本発明では、図2に示すように負荷容量の一部として組み込んだMOS容量素子の容量変化、特に、-2Vから0Vの方向にゲート電圧を変化させたとき、-2V近傍において容量値が大きな値であって容量値変化が僅少であるが、ゲート電圧が大きくなるに従って容量値が急激に減少する曲線部分と、2Vから-1V方向にゲート電圧を変化させたとき、2V近傍では容量値が小さな値で容量値変化が僅少であるものがゲート電圧を小さくするに従って容量値が急激に大きく変化する曲線部分を、夫々低温部補償と高温部補償に利用するものである。このように、MOS容量素子が本来有する曲線的に変化する容量変化を利用すれば、従来のように水晶振動子の3次曲線補償のためにこれに近似した制御電圧信号を生成すること無く、単に直線的な温度/電圧信号を発生すればよく、補償回路が極めて簡単になる。

【0008】図4は、前記温度センサ T_{SEN} の出力特性の一例を示すものであり、これは例えば半導体のP-N接続部分、あるいはダイオードの温度/電圧特性を利用

すれば容易に実現できる。なお、MOS容量素子の容量変化が飽和する領域においては温度センサ出力は必ずしも直線である必要はなく、若干非直線部分を含んでも温度補償作用に影響はないであろう。図5は、上述したように変化する温度センサ T_{SEN} の出力を利用して、前記図1に示した二つのMOS容量素子に供給すべき制御電圧を設定した例を示す図である。即ち、第一のMOS容量素子MOS1を低温補償用、第二のMOS容量素子MOS2を高温補償用とし、温度が-30℃～+80℃までに変化するのに対応して入力端子 V_{cont1} には3V～0Vに変化する制御電圧を印加し、入力端子 V_{cont2} にはこれと逆に0V～3Vに変化する制御電圧を印加する。ここで V_{cont2} は V_{cont1} と逆の制御電圧を必要とするが、これは単純な抵抗回路網によって得られることは周知の通りである。更に、両MOS容量素子の接続点の基準電位 V_{ref2} として2.5Vを印加するものとする。この基準電位 V_{ref2} は低温用MOS容量素子にはアノードに印加され、高温用MOS容量素子にはゲートに印加されているから、二つの制御電圧温度補償制御電圧 V_{cont1} と温度補償制御電圧 V_{cont2} が上述した範囲にて変化すると、低温用MOS容量素子には0.5V～2.5Vが、また高温用MOS容量素子には2.5V～0.5Vが印加される。実際には例えば、低温用MOS容量素子MOS1には、同図6(a)のように常温(25℃)において-2Vが印加され、-30℃において0.5Vが印加されるようにし、高温用MOS容量素子MOS2には同図(b)に示すように、常温(25℃)においては1Vが、80℃においては-1Vが印加されるように夫々の制御電圧に補正值としてバイアスを与える。このように構成すれば、同図6(a)、(b)中に矢印にて示したように容量値の変化が表われる。その結果、図7に示すように低温用MOS容量素子は曲線Aにて示すように常温より低温になるに従って容量が減少するのに対し、高温側ではMOS容量素子の飽和領域にある為容量は変化しない。また高温用MOS容量素子では同Bに示すように常温より高温になるに従って容量が増加するのに対し、低温側ではMOS容量素子の飽和減衰領域にある為容量は変化しない。従って、この二つの容量変化は、図3に示したように3次曲線を呈するATカット水晶振動子を用いた発振器を温度補償するのに適していることが理解できよう。

【0009】図8は本発明の他の実施例を示す図であって、温度補償回路部分のみを書き表したものであり、この例では前記二つのMOS容量素子に感度調整用固定容量を付加した点が特徴である。この例に示す回路は、同図に示すように低温補償用回路として、第一のMOS容量素子MOS1と直列に固定容量素子 C_{n1} を接続し、高温用補償回路のMOS容量素子MOS2には並列に固定容量素子 C_{n2} を接続したものである。更に、夫々の制御信号として V_{cont1} と V_{cont2} を印加することは図1に示

した例と同じであるが、二つのMOS容量素子の接続点には固定容量素子 C_n が挟まることになるので、MOS 1のアノードとMOS 2の夫々に抵抗 R_{s-1} 、 R_{s-2} を介して同一基準電位 V_{ref} を印加する。この回路においても基本的動作は、上述した通りであるが、低温用MOS容量素子には直列に、高温用MOS容量素子には並列に固定容量素子を接続することによって、夫々補償特性曲線形状を任意に設定する自由度を与えたものである。即ち、低温用補償回路として第一のMOS容量素子MOS 1とコンデンサ（固定容量素子） C_n とを直列に接続すると共に、高温用補償回路として第二のMOS容量素子MOS 2とコンデンサ（固定容量素子） C_n とを並列に接続したものである。このように固定容量素子と可変容量素子との直列回路及び並列回路の合成容量値は周知の通り次の式で求められる。

直列回路（低温用） $C_s = C_n \cdot MOS1 / (C_n + MOS1)$

並列回路（高温用） $C_p = MOS2 + C_n$

【0010】そして回路を構成する二つの容量素子値が大きく相違する場合、回路の合成容量の性質を考えると、直列回路においては小さい方の容量値に支配され、並列回路においては大きい方の容量値に支配される。即ち、直列回路においては小さい値の容量素子の値の変化が支配的になるのに対し、並列回路では大きな値の容量素子の値の変化が支配的となる。この実施例では、この原理に従って低温領域と高温領域の夫々の補償感度、あるいは補償特性曲線を個別に、しかも任意に設定できるようにしたものである。概念的に説明すれば、低温用補償回路では、常温から低温になるに従ってMOS容量素子の容量値が小さくなるように制御電圧を印加するから、常温におけるMOS容量素子の容量値に対し直列に接続した固定容量素子の値がほぼ同じ場合を想定すれば、常温以下の温度においてMOS容量素子の値が小さくなる範囲では、該MOS容量素子の値の変化が支配的となる。一方、常温から高温になるとMOS容量素子の値が大きくなるとしても、直列に接続した固定容量値の小さな値に制限されて、直列の合成容量値は殆ど変化しないことになる。従って、MOS容量素子の飽和部分を使用する場合であっても、その飽和曲線の傾き等の特性を、補償対象であるATカット水晶振動子の曲線に近似する際、MOS容量素子と固定容量素子の値の組み合わせに基づいて自由に選択することができる。この作用効果は高温補償においても同様に得られる。高温においては、上述したように低温用と補償の方向が逆になることから、MOS容量素子と並列に固定容量を接続した方が効果的である。即ち、高温用MOS容量素子には、常温及び常温以下の温度において容量値の変化が僅少であるが、常温以上において容量値が大きくなるように制御電圧を印加するから、例えば、常温における固定容量素子値とMOS容量素子の値とがほぼ同じ場合を想定すれば、常温以下

の温度においてMOS容量素子値が小さくなる場合であっても、並列接続した固定容量素子の値に制限されて、変化が僅少になる。勿論、MOS容量素子の値が変化しない場合は、合成容量値にも変化はない。一方、常温以上の温度においてはMOS容量素子値が大きくなるから、並列合成容量はMOS容量素子の増加に対応して大きくなるから、温度上昇に応じて高くなる周波数を基準温度の周波数に引き戻すように補償する作用が得られることは上述したとおりであり、この例では、固定容量素子値とMOS容量素子の値との組み合わせによって、種々、合成容量値の温度に対する変化特性を任意に設定することが可能となる。

【0011】図9は前記図8に示した回路の、低温用と高温用補償回路の位置を入れ替えたものであり、この構成によれば、図では直流阻止用コンデンサ C_3 を表示しているが、直列挿入用固定容量素子 C_n にて代用することもできる、しかも、二つのMOS容量素子のゲートとアノードが互いに直結できるから、個別に必要であった交流阻止用抵抗 R_s が一つで済むという利点がある。なお、本発明においてはMOS容量素子として図2に示すものに限定する必要が無いことは言うまでもないが、その他、MOS容量素子の接続方向を互いに逆にすること、あるいは低温用MOS容量素子と高温用MOS容量素子とを並列に接続することも可能である。更には、図示を省略するが、夫々の補償回路のMOS容量素子や固定容量素子に並列又は直列に他の固定容量素子あるいは可変容量素子を接続することによって、更に設計の自由度を向上させることもできる。更には、MOS容量素子に印加する制御電圧信号に、変調用信号を重畳すること、あるいは、受信機や送信機に使用する発振器において、所要の周波数信号に同期させるためやAFC機能を付加する手段として、前記MOS容量素子の制御信号にこれらの信号を重畳することも可能である。さらに、水晶振動子には製造誤差によって、温度特性に若干のばらつきが伴うことがあるが、これらを補正するための直流電圧信号をMOS容量素子に適宜重畳することも効果的であろう。なお、MOS容量素子の制御電圧と容量変化の特性として一例を図2に示したが、実験によれば単に直流電圧を変化させた場合と、制御電圧信号に高周波発振信号（交流信号や振幅が変化する信号）を重畳した場合は、必ずしも図2のとおりの変化を呈しない場合があるから、適宜、その変化の様子を踏まえて実際の素子値を決定する必要がある。すなわち、直流電圧に交流信号が重畳される場合であって、その交流信号の振幅値のピーク部分がMOS容量素子の容量変化が飽和する部分に達する場合は、結果的に制御電圧の平均電圧が変動することになるから、直流電圧単体を制御電圧とする場合とは異なった容量変化を呈することがある。一般には、図2に示した容量変化曲線の傾斜が小さくなることが確認されている。

【0012】更に、上述では制御電圧 V_{cont1} 及び制御電圧 V_{cont2} の一例として $-30^{\circ}\text{C}\sim 80^{\circ}\text{C}$ の温度範囲内に互って一次的に変化するものを用いて本発明を説明したが、実際にはMOS容量素子の容量値は飽和領域においても若干変化するので高温補償用MOS容量素子も低温領域でわずかながら動作し、低温補償用MOS容量素子も高温領域でわずかながら動作することになる。そこで、例えば図10に示すように 25°C 以下の範囲では $0.5\text{V}\sim 3\text{V}$ の範囲を一次的に変化し且つ、 25°C 以上の範囲ではほぼ一定の電圧 0.5V を保つような制御電圧を低温用の温度補償制御電圧 V_{cont1} として、更に、 25°C 以下の範囲では電圧 0.5V をほぼ一定に保ち且つ、 25°C 以上の範囲では $0.5\text{V}\sim 3\text{V}$ の範囲を一次的に変化するような制御電圧を高温用の温度補償制御電圧 V_{cont2} として用いることにより高温領域では低温補償用MOS容量素子MOS2の端子間容量値を一定に保ち、低温領域では高温補償用MOS容量素子MOS2の端子間容量値を一定に保つよう制御することが可能となり、不要な容量変化を抑え、高精度に周波数温度補償制御を行うことができる。そして、このような制御電圧を発生させる為には図11に示すような制御回路contを用いれば良い。即ち、図11は本発明に基づく温度補償発振器に用いる制御回路の実施例の回路図を示すものでありこの制御回路contの構成は以下の通りである。電源 V_{cc} に温度センサーであるダイオード1のアノード端を抵抗2を介して接続すると共に、ダイオード1のカソード端を接地し、ダイオード1のアノード端をオペアンプ3のプラス入力端子に接続すると共に、オペアンプ3のマイナス入力端子と出力端子とを抵抗4を介して接続し、更に、オペアンプ3のマイナス入力端子を抵抗5を介して基準電圧 $V2$ に接続する。更に、オペアンプ3の出力端子を抵抗6を介して、オペアンプ7のマイナス入力端子と、FET8のソース端子と、FET9のドレイン端子とにそれぞれ接続すると共に、オペアンプ7をマイナス入力端子を先の基準電圧 $V2$ に接続する。

【0013】オペアンプ7の出力端子をFET8のゲート端子及びFET9のゲート端子それぞれ接続し、更に、FET10とカレントミラー構成するFET11のドレイン端子及びゲート端子とFET8のソース端子とを接続する。そして、FET10とFET11のソース端子を電源 V_{cc} ラインに接続すると共に、FET10のドレイン端子をソースを接地したFET12のドレイン端子とゲート端子とに接続する。更に、FET13をFET12とカレントミラー接続すると共に、FET13のドレイン端子を低温補償電圧出力段であるオペアンプ14のマイナス入力端子に接続し、オペアンプ14のマイナス入力端子と出力端子とを抵抗15を介して接続すると共に、オペアンプ14のプラス入力端子と高温補償電圧出力段であるFET16のプラス入力端子とを接続し、且つ、オペアンプ14とオペアンプ16夫々のプ

ス入力端子を基準電圧 $V3$ に接続する。そして更に、オペアンプ16のマイナス入力端子とFET9のソース端子とを接続すると共に、オペアンプ16のマイナス入力端子と出力端子とを抵抗17を介して接続し、更に、オペアンプ16のマイナス入力端子を抵抗18を介して接地に、オペアンプ14のマイナス入力端子を抵抗19を介して接地にそれぞれ接続するよう構成したものである。

【0014】以下に制御回路contの動作について説明する。先ず、例えば、基準電圧 $V2$ の値を $V2=1.3\text{V}$ とし、基準電圧 $V3$ の値を $V3=0.5\text{V}$ とし、温度 25°C のときのダイオード1の端子間電圧を同温度時に作動増幅器であるオペアンプ3の出力が 1.3V を出力するよう設定し、更に、作動増幅器であるオペアンプ14、16の増幅率を1倍とする。このように設定された制御回路contは、温度が $T<25^{\circ}\text{C}$ の範囲で変化する場合、オペアンプ3の出力端子からは 1.3V 以上の電圧が出力されることによりコンパレータであるオペアンプ7の出力端子に 0V （Lレベル信号）が発生し、これによりFET9がOFF動作となりオペアンプ16のマイナス入力端子に抵抗18を介して接地電位 0V が印加されるので高温補償電圧の出力端であるオペアンプ16の出力端子には図10に示す領域Aの 0.5V の電圧が発生する。一方、オペアンプ7のLレベル信号出力によりFET8がON動作し、これによりFET10～13に発生したドレイン電流は、電源 V_{cc} ・FET3の出力端子間の電位に基づくものであり、FET3の出力電位が温度変化に対して反比例するよう変化するものであることから、温度が低下すると共に減少する。そして、このドレイン電流に基づく電圧がオペアンプ14のマイナス入力端子に印加されることから低温補償電圧の出力端であるオペアンプ14の出力端子には図10に示す領域Bの温度上昇に対して一次関数的に低下するような電圧が発生する。次に温度が $T\geq 25^{\circ}\text{C}$ の場合では、オペアンプ3の出力端子からは 1.3V 以下の電圧が出力されることによりコンパレータであるオペアンプ7の出力端子に電源 V_{cc} と等しいHレベル信号が発生し、これによりFET9がON動作となりオペアンプ16のマイナス入力端子にはオペアンプ3の出力電圧が印加される。そして、オペアンプ3の出力電圧が温度変化に対して反比例に変化するものであることから、高温補償電圧の出力端であるオペアンプ16の出力端子には図10に示す領域Cの温度上昇に対して一次関数的に増加するような電圧が発生する。一方、オペアンプ7のHレベル信号出力によりFET8がOFF動作となるので、FET10～13がOFF動作となり、この為、オペアンプ14のマイナス入力端子には抵抗19を介して接地電位 0V が印加されるので低温補償電圧の出力端であるオペアンプ14の出力端子には図10に示す領域Dの 0.5V の電圧が発生する。

【0015】

【発明の効果】本発明は以上説明したように構成するので、温度センサ、即ちMOS容量素子の制御電圧信号として印加する信号は温度に対して直線的に変化するものでよいから、従来のように、2次曲線あるいは3次曲線を生成する必要がなく、回路の簡素化によるコスト削減、小型化等々が可能である。更に、従来の直接型TCXOに比べれば、発振ループ中にサーミスタ等の抵抗成分が挿入されないから、発振維持のための消費電力が小さくて済むメリットや、該抵抗成分の変化に伴う発振レベル変動がないから、その補償回路も不要となり、回路構成が簡素化される。また、常温近傍の補償感度を殆どゼロに等しく設定できるから、最も使用頻度の高い常温近傍における発振信号のC/N悪化を防止することができる。即ち、常温近傍を含みその両側の所要温度範囲では、MOS容量素子の容量変化が僅少な領域を使用するものであるから、制御電圧信号中に雑音成分が混入した場合であっても、殆ど、発振出力には現われないことになり、高品質の発振信号を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す回路図。

【図2】MOS容量素子の容量/電圧特性を示す図。

【図3】ATカット水晶の温度特性を示す図。

【図4】温度センサT_{SEN}の出力特性の一例を示す図。

【図5】変化する温度センサT_{SEN}の出力を利用して図

1に示した二つのMOS容量素子に供給すべき制御電圧を設定した例を示す図。

【図6】(a)及び(b)はMOS容量素子による低温部補償と、高温部補償を説明する為の図。

【図7】低温用MOS容量素子と、高温用MOS容量素子の容量値が変化する状態を示す図。

【図8】本発明の他の実施例を示す図。

【図9】図8に示した回路の、低温用と高温用補償回路の位置を入れ替えた状態を示す図。

10 【図10】本発明に基づく制御電圧の一実施例を示すものである。

【図11】本発明に基づく制御回路の一実施例を示すものである

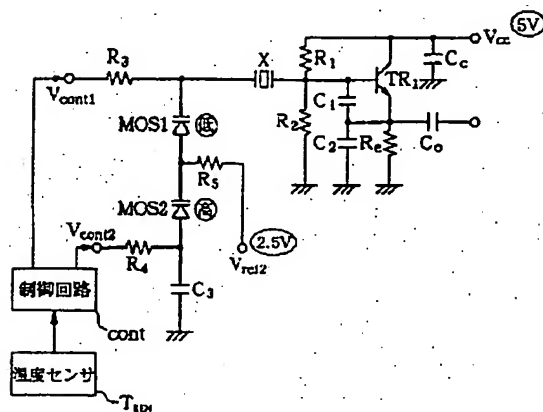
【図12】直接型補償の温度補償回路の説明図。

【図13】間接型補償の温度補償回路の説明図。

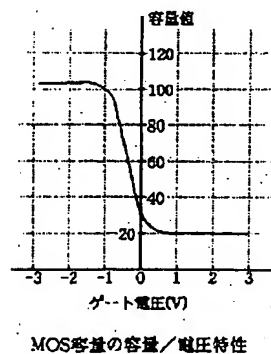
【符号の説明】

TR₁ 発振増幅用トランジスタ、C_c バイパスコンデンサ、R₁、R₂、R_e、R₃、R₄ 抵抗、C₁ 第一のコンデンサ、C₂ 第二のコンデンサ、C₃ 直流阻止用容量、MOS1、MOS2 MOS容量素子、T_{SEN} 温度センサ、cont制御回路、1 ダイオード、2、4、5、6、15、17、18、19 抵抗、3、7、14、16 オペアンプ、8、9、10、11、12、13 FET。

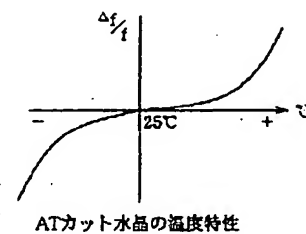
【図1】



【図2】

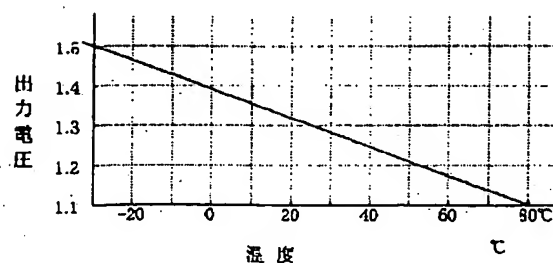


【図3】

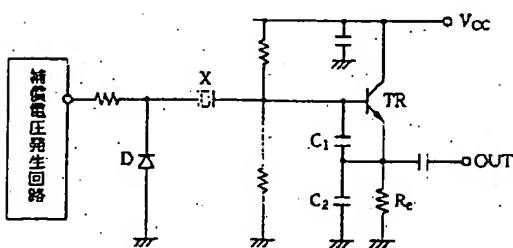


【図4】

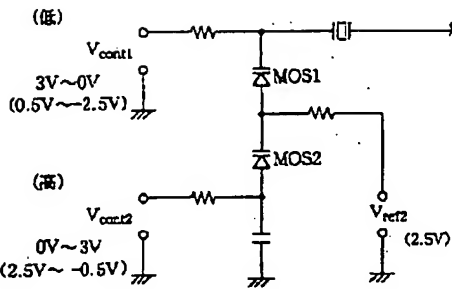
温度センサ出力



【図13】

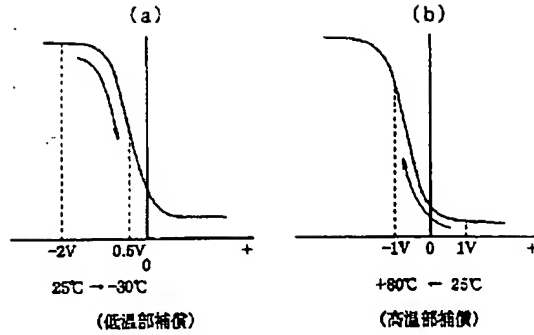


【図 5】



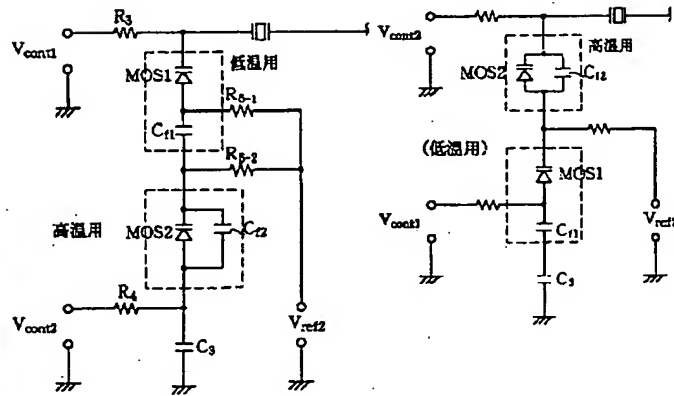
V_{cont1} が 3V~0V 変化する と MOS1 の V_{cont} は 0.5V~2.5V 変化 (大→小)
 V_{cont2} が 0V~3V 変化する と MOS2 の V_{cont} は 2.5V~-0.5V 変化 (大→小)

【図 6】

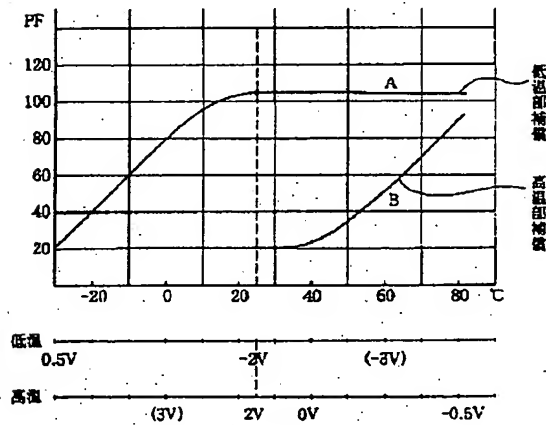


【図 8】

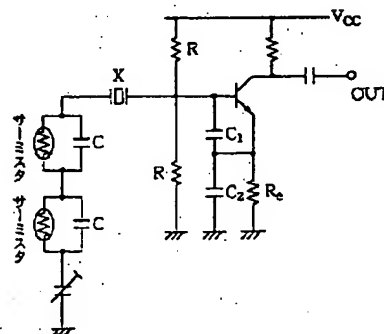
【図 9】



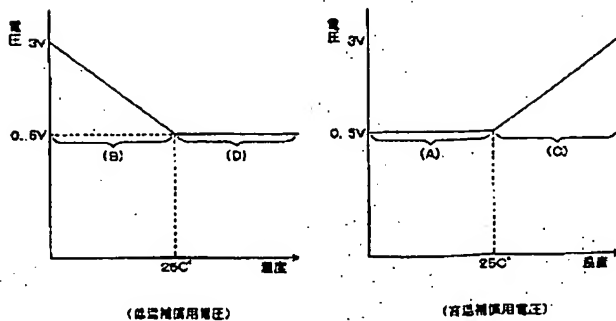
【図 7】



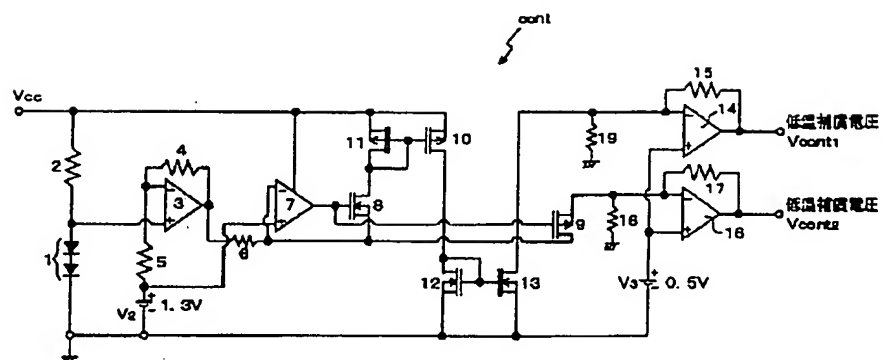
【図 12】



【図 10】



【图 1 1】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.